

Modelagem de Circuitos Quânticos em VHDL

Eduarda Monteiro* **Diego Jaccottet**[†] **Eduardo Costa** **Renata Reiser**

Universidade Católica de Pelotas - Núcleo de Apoio a Projetos de Informática

96010-000, Pelotas, RS

E-mail: {eduardam, diegopj, ecosta, reiser}@ucpel.tche.br.

Maurício Pilla

Universidade Federal de Pelotas - Departamento de Informática

96010-900, Pelotas, RS

E-mail: {pilla}@ufpel.edu.br

RESUMO

Apesar das restrições tecnológicas que ainda tornam indisponíveis os computadores quânticos, a computação quântica tem desenvolvido e testado novos algoritmos através de simulação. Muitos são os estudos direcionados à simulação por software, mas os resultados são obtidos de forma lenta e custosa, consumindo recursos computacionais que incluem a programação paralela e/ou distribuída e, frequentemente, estão baseados em ambientes de computação em grade interconectados por rede de alta velocidade.

Com o advento da nanotecnologia, ofertando condições iniciais para uma futura implementação física dos computadores quânticos, verifica-se a disponibilidade de simulação quântica via hardware. Neste trabalho, considera-se o desenvolvimento de uma biblioteca de métodos para manipulação de dados e de controle quântico a partir da especificação de componentes básicos de hardware. O principal objetivo é desenvolver componentes básicos de hardware para simular o comportamento de estruturas quânticas e, posteriormente, executá-los em dispositivos reconfiguráveis do tipo FPGA (*Field Programmable Gate Array*) [4, 2]. No estágio atual, os componentes básicos incluem portas lógicas, flip-flops e registradores. A implementação desses componentes permitirá a avaliação dos princípios da física quântica aplicados à computação quântica, desde o conceito do bit quântico até as operações necessárias para simulação via hardware de circuitos quânticos. Os componentes quânticos em desenvolvimento constituem uma base para a especificação de componentes mais complexos.

Na modelagem e na implementação dos métodos para manipulação de dados e controle quânticos, considera-se a linguagem VHDL (*Very Hardware Description Language*), padrão estabelecido pela IEEE para realização de simulações, sínteses e propriedade intelectual, sendo portátil e permitindo a reutilização de componentes em projetos de hardware [5]. Na simulação dos bits quânticos, os valores reais foram obtidos utilizando um sistema de ponto flutuante, com precisão de 32 bits, apresentando 1 bit de sinal, expoentes de 8 bits e mantissa de 23 bits.

Para verificação das descrições geradas, o trabalho considera o modelo de circuitos quânticos [6, 3] como uma linguagem universal para modelagem de algoritmos. Foram implementados métodos para descrição de estados, do conjunto de portas universais e principais operadores associados a circuitos quânticos, que integram o protótipo da biblioteca qExVHDL [7]. Para validação e testes foram desenvolvidos dois estudos de caso de circuitos quânticos, em nível de linguagem de descrição de hardware: Interferômetro Mach-Zehnder [8] e Algoritmo de Deutsch [9].

A validação da descrição em VHDL do circuito para Interferômetro Mach-Zehnder foi executada em duas placas FPGA desenvolvidas pelas seguintes empresas: (i) **Altera** [1]: Placa *EPM7128SLC84-7*, Família: *MAX7000S*, com frequência de operação igual a 25.175 Mhz e uma área de 20.676 elementos lógicos; (ii) **Xilinx** [11]: Placa *XC2VP30*, Família: *VirteX-II PRO*,

*Bolsista de Iniciação Científica PIBIC/CNPq

[†]Bolsista de Iniciação Científica BIC/UCPel

Pacote: *FF896*, com frequência de operação igual a 151.871 Mhz e uma área de 12.425 elementos lógicos. A validação da descrição em VHDL do circuito correspondente ao Algoritmo de Deutsch foi executada na placa FPGA desenvolvida pela empresa *Xilinx*: Placa: *XC2VP30*, Família: *Virtex-II PRO*, Pacote: *FF896*, com frequência de operação igual a 151.871 Mhz e uma área de 12.555 elementos lógicos. A execução foi realizada através da interface gráfica disponibilizada pela ferramenta *Chipscope*, a qual possibilita a manipulação de entrada e visualização dos respectivos resultados.

Na análise do erro referente a execução da porta *Hadamard* as seguintes expressões para o número real $\frac{\sqrt{2}}{2}$: $(0.707106)_{10} = (00111111001101010000010011100110)_2$ gerada pela configuração do conversor, padrão da *IEEE-754 Floating-Point Conversion* [10]. Considerando o erro relativo $E_R \cong 0,82 * 10^{-8} = 0,82 * 10^{-6}\%$, verificou-se que as aproximações estão dentro do limite de erro ($E_R \leq 0,5 * 10^{-5}$). Interpretação análoga pode ser obtida para a porta quântica *Phase*. A Tabela 1 resume uma comparação do erro para a porta *Hadamard* considerando o trabalho em [2], utilizando aritmética de ponto fixo e 16-bits na mantissa.

Tabela 1: Tabela Comparativa de Erros

<i>Porta Hadamard</i>	<i>Erro Absoluto</i>
<i>qExVHDL</i>	$0,5 * 10^{-8}$
FPGA Emulator [2]	$0.5 * 10^{-6}$

Verificou-se a possibilidade de realização de circuitos quânticos, em arquiteturas dedicadas, considerando a manipulação de dados de ponto flutuante e de números complexos. Este trabalho, embora introdutório em relação aos circuitos implementados, mostra execução de operações em uma frequência satisfatória. Pretende-se, como trabalho futuro, otimizar estes circuitos minimizando área e maximizando a frequência. Estes fatores são fundamentais para continuidade do trabalho de especificação e implementação de algoritmos quânticos, integrando ao trabalho uma implementação destes circuitos em ASIC.

Palavras-chave: *Computação Quântica, VHDL, FPGA, Circuitos Quânticos*

Referências

- [1] Altera, Quartus II Version 7.2 Handbook, Altera Inc., Volume I, 2007.
- [2] A.U. Khalid and Z. Zilic and K. Radecka, FPGA Emulation of Quantum Circuits, in “Proceedings of: IEEE International Conference on Computer Design”, pp.310–315, IEEE Computer Society, Washington DC, 2004.
- [3] I.L. Chuang and M.A. Nielsen, “Quantum Computation and Quantum Information”, Cambridge University Press, 2000.
- [4] G. Negovetic and M. Perkowski and M. Lukac and A. Buller, Evolving quantum circuits and an FPGA-based Quantum Computing Emulator, in: “Proceedings of International Workshop on Boolean Problems”, pp.15–22, 2002.
- [5] V.A. Pedroni, “Circuit Design with VHDL”, MIT Press, 2004.
- [6] R. Portugal and C. C. Lavor and L.M. Carvalho and N. Maculan, “Uma Introdução à Computação Quântica”, Notas em Matemática Aplicada - SBMAC, Vol. 8, 2004.
- [7] E. R. Monteiro and D. P. Jaccottet and R. H. S. Reiser and E. A. da Costa and A. C. R. Costa and M. L. Pilla, Aplicação da Biblioteca qExVHDL na Descrição do Interferômetro de Mach-Zehnder, in: “Anais Jornadas Chilenas de Computación”, Punta Arenas Chile, 2008.
- [8] F. Ostermann and S.D. Prado, Interpretações da mecânica quântica em um interferômetro virtual de Mach-Zehnder, *Revista Brasileira de Ensino de Física*, 27, 193–203, 2005.
- [9] E.G. Rieffel and W. Polak, An introduction to quantum computing for non-physicists, *ACM Computing Surveys*, 35 (5), 300–335, 2000.
- [10] Q. Wan and K.J. Brewer, IEEE-754 Floating-Point Conversion from Floating-Point to Hexadecimal, City University of New York, 2003.
- [11] Xilinx, Xilinx Manuals Online, Xilinx Inc, 1998.